公司代码：688206　　公司简称：概伦电子

# 上海概伦电子股份有限公司 2022 年年度报告摘要

第一节 重要提示

1 本年度报告摘要来自年度报告全文，为全面了解本公司的经营成果、财务状况及未来发展规划，投资者应当到 www.sse.com.cn 网站仔细阅读年度报告全文。

2 重大风险提示

公司已在本报告中详细描述可能存在的相关风险，敬请查阅本报告“第三节 管理层讨论与分析”中“四、风险因素”的相关内容。

3 本公司董事会、监事会及董事、监事、高级管理人员保证年度报告内容的真实性、准确性、完整性，不存在虚假记载、误导性陈述或重大遗漏，并承担个别和连带的法律责任。

4 公司全体董事出席董事会会议。

5 大华会计师事务所（特殊普通合伙）为本公司出具了标准无保留意见的审计报告。

6 公司上市时未盈利且尚未实现盈利

□是 √否

7 董事会决议通过的本报告期利润分配预案或公积金转增股本预案

2022 年度，公司拟以实施权益分派股权登记日登记的总股本为基数分配利润，利润分配方案为：公司拟向全体股东每 10 股派发现金红利 0.7 元（含税）。截至 2022 年 12 月 31 日公司总股本 433,804,445 股，以此计算合计拟派发现金红利 3,036.63 万元（含税）。本年度公司现金分红数额占合并报表中归属于上市公司普通股股东净利润的比例为 67.65%。本次利润分配不实施资本公积金转增股本，不送红股。

上述 2022 年度利润分配方案已经公司第一届董事会第二十二次会议及第一届监事会第十六次会议审议通过，尚需提交公司 2022 年年度股东大会审议。

8 是否存在公司治理特殊安排等重要事项

□适用 √不适用

第二节 公司基本情况

1 公司简介

公司股票简况

√适用 □不适用

| 公司股票简况 | | | | |
|---|---|---|---|---|
| 股票种类 | 股票上市交易所及板块 | 股票简称 | 股票代码 | 变更前股票简称 |
| A 股 | 上海证券交易所创板 | 概伦电子 | 688206 | 不适用 |

公司存托凭证简况

□适用 √不适用

联系人和联系方式

| 联系人和联系方式 | 董事会秘书（信息披露境内代表） | 证券事务代表 |
|---|---|---|
| 姓名 | 唐伟 | 郑芳宏 |
| 办公地址 | 中国（上海）自由贸易试验区临港新片区环湖西二路 888 号 C 楼 | 中国（上海）自由贸易试验区临港新片区环湖西二路 888 号 C 楼 |
| 电话 | 021-61640095 | 021-61640095 |
| 电子信箱 | IR@primarius-tech.com | IR@primarius-tech.com |

2 报告期公司主要业务简介

（一）主要业务、主要产品或服务情况

1.主营业务情况

公司的主营业务为向客户提供被全球领先集成电路设计和制造企业长期广泛验证和使用的 EDA 全流程解决方案，主要产品及服务包括制造类 EDA、设计类 EDA、半导体器件特性测试系统和一站式工程服务解决方案等。

2.主要产品或服务情况

（1）公司主要产品及服务布局

围绕 DTCO 方法学，公司在集成电路设计和制造两大环节，拥有领先的 EDA 关键核心技术，致力于提高集成电路行业的整体技术水平和市场价值，提供专业高效的 EDA 流程和工具支撑。并通过 EDA 方法学创新，推动集成电路设计和制造的深度联动，加快工艺开发和芯片设计进程，提高集成电路产品的良率和性能，增强集成电路企业整体市场竞争力。

公司通过各类 EDA 产品线，帮助晶圆厂在工艺开发阶段评估优化工艺平台的可靠性和良率等特性，建立精确的器件模型、PDK 和标准单元库，并通过可拓展的全定制电路设计环境和快速精准的电路仿真帮助集成电路设计企业提供各种可拓展的全流程 EDA 解决方案，支持全定制存储器设计和模拟 / 混合信号电路设计，同时支持 SoC 芯片规划与验证、时序验证和标准单元库特征化与验证。在此基础上，根据行业特点和应用需求以 DTCO 为核心驱动力，逐步建立针对工艺开发和制造的制造类 EDA 全流程解决方案，不断完善及提升模拟电路设计类全流程解决方案，全力打造数字电路设计类全流程解决方案，并通过现有领先的测试仪器产品与 EDA 软件形成软硬件协同，向客户提供差异化和更高价值的数据驱动的 EDA 全流程解决方案。

（2）公司主要产品及服务具体介绍

① 制造类 EDA

公司制造类 EDA 产品线借助在行业多年积累的核心技术和方法学，帮助客户打造从 SPICE 模型、PDK 到标准单元库的完整设计支持（Design Enablement）工具链，解决 DTCO 流程效率瓶颈，助力先进制造工艺技术开发联动芯片设计和工艺制造。主要产品包括 SPICE 模型 EDA 解决方案、PDK 开发与验证 EDA 解决方案、标准单元库设计及验证 EDA 解决方案等，用于快速准确地开发半导体器件 SPICE 模型、PDK 工艺设计包和标准单元库，是集成电路制造领域的核心关键环节。

SPICE 模型准确描述了电子器件的物理特性和行为，用于预测电路性能和响应，为电路设计和优化提供重要支持。公司 SPICE 建模 EDA 解决方案所拥有的核心技术和客户覆盖率长期保持行业领先水平，以先进工艺 SPICE 建模行业黄金标准工具 BSIMProPlus 为代表，已形成覆盖从半导体器件数据采集与分析、基带与射频建模、模型提取自动化、模型评估与质量验证各领域的全套解决方案。

作为集成电路制造领域的核心关键工具，公司的器件建模及验证 EDA 工具多年支持台积电、三星电子、联电、格芯、中芯国际等全球领先晶圆代工厂持续进行先进工艺节点的开发，推动摩尔定律不断向 7nm/5nm/3nm 演进，在其相关工艺平台开发过程中占据重要地位。使用概伦电子 SPICE 建模 EDA 工具开发的器件模型库作为设计与制造的关键接口通过上述国际领先的晶圆厂提供给其全球范围内的设计客户使用，其覆盖全面性、精度准确性和质量已得到业界的长期验证和广泛认可。

公司的 PDK 开发与验证 EDA 解决方案通过友好的图形化交互界面和覆盖全面的功能，帮助用户更加高效、高质量完成 PDK 开发工作，并通过内置多种 PDK 自动化验证机制，快速完成 PDK 分析和验证工作。其全面覆盖基带与射频 RF 工艺、平面工艺、FinFET 先进工艺和 CMOS/SOI/BCD 工艺等工艺类型，支持 DRC/LVS/PEX QA、DC-OP 反标检查、变量输入检查、自定义输入仿真检查、前后仿真结果差异检查和多个 PDK 版本比对等各类 PDK 验证，以此为客户提供完整、高效、高质量的 PDK 开发与验证解决方案。

公司的标准单元库设计及验证 EDA 解决方案，采用先进的分布式并行架构技术、单元电路分析提取算法，内嵌概伦高精度 NanoSpice 仿真器，覆盖从标准单元库自动化设计、库特征化到验证的完整标准单元库设计解决方案，可有效帮助客户提高效率、缩短开发周期。

2023 年，公司即将推出针对晶圆制造的 DFM 解决方案，并联合 EDA 生态伙伴，为工艺开发和晶圆制造打造制造端全流程 EDA 解决方案。

公司制造类 EDA 解决方案各细分产品的特点及应用场景如下：

| 产品名称 | 产品类别 | 产品特点 | 应用场景 |
|---|---|---|---|
| 器件建模数据测试；SPICE 模型提参优化；新器件 SPICE 模型开发；可靠性模型开发和验证 | 先进器件建模平台（BSIMProPlus） | ①黄金标准；长期保持器件建模市场领先地位<br>②应用广泛；被国内外众多业界领先半导体公司所广泛采用<br>③一站式；满足各种电学/物理/版图等特性建模需求<br>④全覆盖；支持各种器件类型建模<br>⑤先进工艺；支持 7nm、5nm 和 3nm 等工艺研发，适用于 Planar、FinFET 和 GAA 等先进工艺 | |
| 射频器件小信号测试；射频模型提参优化；新器件射频模型开发；射频模型 QA 验证 | 一站式射频建模平台（MeQLab） | ①功能全面；完整的射频器件 I-V/S 参数/热噪声 NF50 测试、特性分析、参数提取和 QA 验证功能<br>②开放灵活；开放式 API 支持数据处理、参数提取、模型验证、子电路模型拓扑定制等<br>③应用广泛；支持 MOS、电感、电容、HEMT 或 HBT 等 III-V 族器件射频建模<br>④跨平台支持；适用于 Windows、Linux 和 UNIX 操作系统<br>⑤快速仿真；内置 SPICE 引擎，可快速实现射频特性仿真和优化<br>⑥自动提取；支持射频参数及 Global 模型自动提取 | |
| SPICE 模型库开发与分析；建模人才培训；建模 know-how 传承；加速 DTCO 流程 | 目标驱动模型提取自动化平台（SDEP） | ①目标驱动；模型拟合目标和 QA 验证目标协同优化，减少模型修正迭代次数，提升建模效率和质量<br>②高效率；工程师对建模流程可进行定制和重复利用，通过自动化运行进而大幅缩短模型开发周期<br>③强大 API；支持更好的建模拟合精度 QA 平衡策略，通过参数自动过滤功能实现更好的参数选择决策<br>④灵活 GUI；通过灵活的 GUI 方便快捷的搭建建模流程，实现模型拟合、参数分析优化、模型 QA 的高效协同<br>⑤传承经验；建立标准化建模流程，易于保存和持续优化，更好地传承经验 know-how<br>⑥操作简便；友好的 GUI 操作界面，无需编程即可创建复杂流程 | |
| 模型 QA 验证；模型评估与比对；工艺评估与比对；关键电路性能评估 | 工艺与设计验证评估平台（ME-Pro） | ①高效；支持快速验证和分析模型，保证模型精度和质量符合设计要求<br>②专业；结合专业 know-how，内置丰富的设定模板，快速搭建验证评估流程<br>③易用；软件界面灵活易用，可高效完成评估项目配置，支持快速批量生成验证评估报告<br>④系统化；支持系统化评估器件/电路特征，提升设计和工艺的互动效率<br>⑤快速仿真；内嵌支持并行仿真的 NanoSpice 仿真引擎，高效进行仿真分析和验证，大幅提升评估分析效率<br>⑥设计制造协同；为集成电路设计、CAD、工艺开发、SPICE 模型和 PDK 专业从业人员提供了一个共用平台 | |
| 晶圆厂 PDK 开发与验证；芯片/IP 设计公司工艺评估与验证 | 先进 PDK 验证平台（PQLab） | ①先进性；支持平面工艺和 FinFET 先进工艺<br>②通用性；支持主流 Foundry PDK 格式、主流 EDA 工具<br>③全面性；支持 PCell 验证等流程、QA 完整性覆盖和不同格式组合性能比对<br>④高效性；内嵌多种测试用例产生方案可显著提高验证效率<br>⑤灵活性；支持用户多种自定义方式产生测试用例<br>⑥复用性；已有的 PDK QA 设置和产生测试用例的方式可在其它验证项目中重复利用 | |
| Planar 工艺库特征化；FinFET 工艺库特征化；定制化单元库特征化；云计算库特征化 | PDK | ①通用性；支持半导体体硅平面工艺、SOI 工艺、BCD 工艺、FinFET 工艺等<br>②完整性；支持 Symbol、CDF、Callback、View 等 PCell 组件的自动生成<br>③高效率；内嵌功能丰富全面的 PCell 开发模板可显著提高开发效率<br>④灵活性；标准化功能和定制化函数功能相结合，支持用户自定义<br>⑤易上手；友好易用的 GUI 图形交互界面和数学表达式输入可降低技术开发难度 | 晶圆厂 PCell 开发；芯片/IP 设计公司 PCell 开发 |
| 标准单元库特征化；新器件 SPICE 模型开发；可靠性模型开发和验证 | 标准单元库（NanoCell） | ①高效性；高效的金芯片关键路径定位<br>②自动化；自动提取带有寄生参数的关键路径<br>③定制化；定制单元快速特征化<br>④统一性；统一的静态时序分析和动态仿真环境<br>⑤快速高精；快速、高精度电路仿真<br>⑥交互分析；交互式关键路径分析以减少设计迭代周期<br>⑦接口灵活；灵活的设计数据接口（原理图或网表）<br>⑧工具集成；灵活的工具集成<br>⑨自动分配；自动输入分配 | 自定义单元特性；混合信号设计时序分析；标准单元库重新特征化；CPU 数据通道/数字 IP 的时序分析 |
| 标准单元库验证解决方案（LibWiz） | 标准单元库验证解决方案（LibWiz） | ①一致性；确保单元库一致性<br>②自动化；自动生成 Datasheet<br>③完整性；确保 Liberty 库完整性<br>④易用性；方便快捷地从物理版图中生成 LEF | 标准单元库和 IO 库设计、模拟/混合信号 IP/全定制版图设计 |

② 设计类 EDA

1. 模拟设计类 EDA

公司的模拟设计类 EDA 产品线主要包括 NanoDesigner 电路设计平台、电路仿真、电路分析等，是集成电路设计领域的重要组成部分。通过国内外市场深耕多年并广受认可的仿真与分析解决方案和灵活、可拓展的全定制电路设计环境，完美对接不同类型不同工艺的设计需求，以 DTCO 理念打造应用驱动的 EDA 全流程。其中，公司电路仿真技术能力和产品应用覆盖范围领域处于行业领先地位，涵盖并行式大容量 SPICE 仿真器、高性能 FastSPICE 仿真器和混合信号仿真解决方案等，基于此可进行电路的 high-sigma 良率分析、可靠性分析和信号完整性分析等，并实现电路的优化，提升芯片的竞争力。全定制电路设计环境可为客户提供各种可扩展的全流程 EDA 解决方案，可实现电路原理图设计、版图编辑和物理验证等功能，支持存储器设计和模拟 / 混合信号电路设计，以及各类基于晶体管级的电路设计、仿真和验证。

公司的 NanoDesigner 电路设计平台，为用户提供了一个灵活、可扩展的全定制存储和模拟 / 混合信号 IC 设计环境，包括原理图编辑、版图编辑和优化及物理验证等功能，同时与概伦电子技术领先的电路仿真器 NanoSpice 系列引擎集成，为以各类存储器电路、各类模拟电路等为代表的定制类芯片设计提供完整的 EDA 全流程解决方案，从而极大地提升设计效率。

公司的电路仿真 EDA 产品线能够适用于模拟电路、数字电路、存储器电路及混合信号电路等集成电路，实现晶体管级电路仿真和验证、芯片良率和可靠性分析、电路优化等功能。公司 NanoSpice 仿真产品家族作为概伦电子设计类 EDA 关键工具，掌握业界领先的并行式大容量高精度 SPICE 仿真、高性能双引擎 FastSpice 电路仿真和大容量波形查看技术，多年来斩获多项 EDA 专业奖项，已被众多国际领先的集成电路厂商规模化量产使用，支持提供先进的高精度、大容量、全芯片电路仿真器解决方案。

作为集成电路设计领域的核心关键环节，公司的电路仿真及验证 EDA 解决方案能够多年支持国内外领先存储器厂商持续进行先进存储器芯片的开发，推动 DRAM 不断向 1x nm（16-19nm）、1y nm（14-16nm）、1z nm（12-14nm）等先进工艺节点演进、推动 NAND Flash 不断向 64L、92L、136L 乃至更先进的 176L 等先进堆栈工艺带来的更高密度和更高速度的演进。除在存储器领域获得国际市场竞争力外，该等产品还被 Lattice、Microchip、ROHM 等国内外领先的半导体厂商在量产中采用，对数字、模拟、存储器等各类集成电路进行晶体管级的高精度电路仿真。

公司的电路分析 EDA 解决方案依托 NanoSpice 仿真产品家族，支持高效率数模混合仿真，快速、精准的信号完整性分析，和 High-Sigma 良率分析，进行电路的性能、可靠性和良率优化，为客户提供完整的全芯片电路仿真分析解决方案。

公司的模拟设计类 EDA 解决方案各细分产品的特点及应用场景如下：

| 产品名称 | 产品类别 | 产品特点 | 应用场景 |
|---|---|---|---|
| 全定制电路设计；平板显示电路设计；模拟/混合信号电路设计 | 电路设计平台 | ①大容量；支持 ULSI 电路设计和高性能大容量电路仿真<br>②易使用；直观的图形化操作界面，操作简便易上手<br>③高效率；内建多种设计命令集，协助引导用户高效完成电路搭建<br>④智能化；支持智能电路设计智能化化 | |
| 全定制电路设计；平板显示电路设计；模拟/混合信号电路设计 | | ①易使用；丰富的设计方法，高自由度和高扩展性的设计环境<br>②大规模；支持大规模版图数据(GDS 100GB 规模、1000 万级 net 规模)<br>③集成化；集成多边形输入、rule 驱动、net 驱动、约束限制编辑、阶层化设计<br>④智能化；优秀的自动布局布线能力 | |
| 全定制电路设计；平板显示电路设计；模拟/混合信号电路设计 | | ①全面；全面的 DRC 交互验证功能；空间、宽度、ENC、INC、重叠等<br>②易用；专用 GUI 方便定义规则，支持第三方物理验证工具 rule<br>③实时；在版图设计期间完成实时 DRC 验证<br>④高速；支持高速批量数据处理 | |
| 全定制、平板显示、模拟/混合信号电路设计中所使用的设计优化器 | | ①功能强大；包含 AI 和其它多种算法的优化器，强有力地支撑起电路优化功能<br>②自动高效；自动优化调整器件参数<br>③便捷易用；友好的图形界面，操作便捷 | |
| 通用模拟电路仿真；高精度电路仿真(ADC/Serdes 等)；面板电路仿真(LCD/OLED 等)；PMIC/PMU 电源管理电路仿真；标准单元库特征化和仿真验证 | 通用并行电路仿真器（NanoSpice） | ①高精度；业界最高标准 True SPICE 精度<br>②大容量；容量更大，无需简化电路<br>③高性能；同等精度下速度快 2 倍以上<br>④标准；标准输入/输出格式，全面兼容 SPICE 功能<br>⑤先进；经先进工艺（7nm/5nm/3nm FinFET 及 FD-SOI）和成熟工艺验证<br>⑥多功能；功能丰富，包括多工艺支持、SOA 检查、电路检查、蒙特卡洛分析等 | |
| 大规模后仿模拟电路仿真验证；存储器芯片高精度仿真验证(Flash/DRAM/SRAM/MRAM 等)；面板电路仿真(LCD/OLED 等)；PMIC/PMU 电源管理电路仿真；SoC 全芯片电路高精度仿真验证 | 千兆级高精度电路仿真器（NanoSpice Giga） | ①高精度；True SPICE 高精度引擎<br>②千兆级；支持十亿元件以上全芯片仿真验证<br>③高性能；支持多进程、多线程，高效开行实现快速仿真<br>④易使用；无需复杂选项设置即可直接替代其他仿真器<br>⑤硅精准；经先进工艺（7nm/5nm/3nm FinFET 及 FD-SOI）和成熟工艺验证<br>⑥多功能；多工艺支持、后仿 DSPF 文件反标、SOA 检查、电路检查等功能 | |
| 存储器电路全芯片时序、功率、功能验证 SRAM/DRAM/Flash 等；定制高速数字电路精确晶体管级仿真验证；SOC 全芯片验证；与数字仿真器协同混合信号电路仿真 | 高性能 FastSPICE 电路仿真器（NanoSpice Pro） | ①算法优势；突破性的 FastSpice 算法，智能拓扑识别和自动分区技术<br>②大容量；仿真存储量较同类产品提高 10 倍以上<br>③技术先进；先进的 RC 约简和快速精准的模型计算技术<br>④双引擎；自适应双引擎确保模拟电路的高精度和数字电路的高性能仿真<br>⑤易使用；智能电路分区算法基本消除 local option 设置致大提升易用性<br>⑥多功能；多工艺支持、后仿 DSPF 文件反标、SOA 检查、电路检查等 | |
| 存储器电路功能验证(Flash/DRAM 等)；复杂 SOC 系统验证(PMIC/MCU 等)；高精度模拟电路数模混合仿真(ADC/PLL/Serdes 等)；基于 SystemVerilog& UVM 数模混合电路验证 | 高性能混合信号仿真解决方案（NanoSpice MS） | ①高性能；继承 NanoSpice 模拟晶体管级仿真器速度优势，提速两倍以上<br>②易移植；支持由已有混合信号仿真流程快速切换到 NanoSpice MS 方案<br>③大容量；NanoSpice Giga 和 NanoSpice Pro 引擎支持超大规模电路高效混合仿真<br>④覆盖广；支持 Verilog、VHDL、SystemVerilog 和 VerilogAMS 语言 | |
| 电路性能展示和分析；电路功能验证分析；电路仿真数据后处理；分析和定位电路行为问题 | 大容量波形查看器（NanoWave） | ①高性能；大容量数据(100GB+文件)秒级数据载入和显示<br>②大容量；32M+数据、100K+蒙特卡洛<br>③易用性；丰富的计算器功能<br>④通用；波形数据格式和分析功能兼容标准设计流程<br>⑤便捷；波形 session 的保存和复用，直接载入或者保存波形列表<br>⑥高效；方便的快捷键操作和基于波形的测量功能 | |
| 芯片封装协同仿真；高速串行接口噪声/抖动/串扰分析；存储芯片 Package=Board=PDN 协同仿真；带大规模 DSPF 后仿电路信号完整性分析 | 信号完整性分析解决方案（NanoSpice SI） | ①性能优越；优越的仿真性能<br>②高精度；时域精度已得到验证<br>③多端口支持；支持多达 1000+端口的 S 参数<br>④应用广泛；精确支持各类信号完整性仿真的频带和元器件，包括 IBIS/IBIS-AMI、nport 和传输线<br>⑤功能丰富；支持 S 参数、传输线及 IBIS 模型和统计眼图分析等<br>⑥后仿电路；大规模后仿晶体管级电路能对高速接口精确建模独特的高效、高精度信号完整性分析 | |
| 芯片封装协同仿真；高速串行接口噪声/抖动/串扰分析；存储芯片 Package=Board=PDN 协同仿真；带大规模 DSPF 后仿电路信号完整性分析 | 高西格玛良率分析解决方案（NanoYield） | ①全芯片；内置 SPICE 引擎和高效精准的统计算法<br>②高性能；支持快速 PVT/ 蒙特卡罗/ 高西格玛分析功能<br>③全并行；支持单机多核/服务器集群/公有云的并行加速<br>④硅精准；经 40nm/28nm/14nm/7nm/5nm 工艺节点验证<br>⑤超经济；并行仿真投权模式，经济高效<br>⑥易使用；友好的图形界面方便查看和处理良率分析结果 | |

2. 数字设计类 EDA

公司的数字设计类 EDA 产品线包含规划与验证、时序验证、标准单元库特征化与验证解决方案，不仅支持早期 RTL 级设计规划以预测、预防设计后期可能出现的问题，还支持门级晶体管级混合时序分析和关键路径分析，并支持在更早的设计阶段完成芯片与封装设计之间的连接性验证。另外，公司标准单元库特征化和验证解决方案可协助客户高效创建标准单元库。在没有可用的标准单元库的阶段，客户也可使用晶体管关键路径分析解决方案完成复杂 SoC 时序分析。

公司的规划与验证解决方案不仅支持早期 RTL 级设计规划以预测、预防设计后期可能出现的问题，还支持在更早的设计阶段完成芯片与封装设计之间的连接性验证，从而提高芯片设计可靠性、加快产品上市时间、降低成本和风险。

公司的时序验证解决方案支持门级晶体管级混合时序分析和关键路径分析，即使在没有可用的标准单元库的情况下，客户也能使用晶体管关键路径分析解决方案完成复杂 SoC 的时序分析。产品可灵活适应不同设计需求和场景，提供完善工具和支持，助力客户高效完成设计目标。

公司的标准单元库特征化与验证解决方案采用先进的分布式并行架构技术和单元电路分析提取算法，内嵌概伦电子高精度仿真器 NanoSpice，帮助客户完成快速时序、功耗、噪声等特征仿真与提取，提取结果可对标 benchmark 工具，支持 Abstract 与 Database 自动生产，并支持在短时间内完成单元库查看、Liberty 延伸、一致性检查与分析，从而有效提高工作效率、缩短开发周期。

同时，公司即将推出数字仿真 EDA 工具，并联合 EDA 生态合作伙伴推出更多的数字电路设计 EDA 工具，并形成数字电路设计的 EDA 全流程。

公司的数字设计类 EDA 解决方案各细分产品的特点及应用场景如下：

| 产品名称 | 产品类别 | 产品特点 | 应用场景 |
|---|---|---|---|
| 基于 RTL 和门级单元的数字(逻辑)设计；设计阶段 SoC 设计布局规划和可行性分析 | 层次化 SoC 设计规划方案（NavisPro） | ①多层次；多层次设计规划(RTL/Gate/Black box)<br>②灵活性；功能丰富、实用，方便解决实际工程问题<br>③丰富性；丰富而实用的功能方便解决实际工程问题<br>④自动化；自动区块引脚分配和总线互连规划<br>⑤易用性；高效 RTL 设计规划，将数据输入准备工作量降到最低<br>⑥高效性；大幅减少设计迭代次数，缩短设计周期 | 规划与验证 |
| 封装设计接口；RDL 层后端设计；IO Pad & Bump 配置规划 | 芯片封装连接性验证工具（PadInspector） | ①误差率低；在封装设计早期实现芯片到封装的零误差连接<br>②界面友好；友好的 GUI 界面提供灵活且易于使用的调试环境<br>③标准规范；以用户为导向的芯片到封装标准规范<br>④效率提升；调试周期短、可减少设计迭代时间<br>⑤类型丰富；支持各种封装类型<br>⑥内通高效；高效的内通工具 | |
| 自定义单元特性；混合信号设计时序分析；标准单元库重新特征化；CPU 数据通道/数字 IP 的时序分析 | 时序验证 | ①高效性；高效的金芯片关键路径定位<br>②自动化；自动提取带有寄生参数的关键路径<br>③定制化；定制单元快速特征化<br>④统一性；统一的静态时序分析和动态仿真环境<br>⑤快速高精；快速、高精度电路仿真<br>⑥交互分析；交互式关键路径分析以减少设计迭代周期<br>⑦接口灵活；灵活的设计数据接口（原理图或网表）<br>⑧工具集成；灵活的工具集成<br>⑨自动分配；自动输入分配 | 门级晶体管级混合时序分析解决方案（TRASTA） |
| 存储器设计；定制 SoC 设计 | 晶体管级关键路径分析工具（PathInspector） | ①快速高精；快速、高精度电路仿真<br>②交互分析；交互式关键路径分析以减少设计迭代周期<br>③接口灵活；灵活的设计数据接口（原理图或网表）<br>④工具集成；灵活的工具集成<br>⑤自动分配；自动输入分配 | |
| Planar 工艺库特征化；FinFET 工艺库特征化；定制化单元库特征化；云计算库特征化 | 标准单元库 | ①高效性；配备先进的分布式并行架构，比 REF 工具快 2 倍<br>②灵活性；基于单元电路分析算法，自动化完整提取 ARC<br>③高精度；内置并行的 NanoSpice 引擎并支持先进的 K 库模型<br>④先进工艺；支持 7nm FinFET 先进工艺<br>⑤易用性；简洁易用的配置和用户接口且内置便捷的 benchmark liberty utility 工具<br>⑥多平台；支持 ARM/X86 和 SGE/LSF 集群，扩容性良好 | 标准单元库（LibWiz） |
| 标准单元库和 IO 库设计、模拟/混合信号 IP/全定制版图设计 | 标准单元库验证解决方案（LibWiz） | ①一致性；确保单元库一致性<br>②自动化；自动生成 Datasheet<br>③完整性；确保 Liberty 库完整性<br>④易用性；方便快捷地从物理版图中生成 LEF | |

③ 半导体器件特性测试系统

半导体器件特性测试是指对集成电路器件在不同工作状态和工作环境下的电流、电压、电容、电阻、低频噪声（1/f 噪声、RTN 噪声）、可靠性等特性进行测量、数据采集和分析，以评估其是否达到设计指标。

公司的半导体器件特性测试系统能够提供业界低频噪声测试的黄金标准测试工具低频噪声测试系统 981X 系列、一体化半导体参数分析仪 FS-Pro 系列和多种并行测试解决方案，以全面的测试能力在科研学术界受到了广泛关注和认可，已被行业众多顶尖国内外芯片设计公司和代工厂、IDM 公司广泛采用。

公司的 FS-Pro 半导体参数测试系统是一款功能全面、配置灵活的半导体器件电学特性分析设备。在一个系统中实现了电流电压(IV)测试、电容电压(CV)测试、脉冲式 IV 测试、任意线性波形发生与测量、高速波形发生与采集以及低频噪声测试能力。几乎所有半导体器件的低频特性表征都可以在 FS-Pro 测试系统中完成。其全面而强大的参数测试分析能力极大地加速了半导体器件与工艺的研发和评估进程，并可与概伦 9812 系列噪声测试系统无缝集成，其快速 DC 测试能力进一步提升了 9812 系列产品的噪声测试效率。可广泛应用于各种半导体器件、LED 材料、二维材料器件、金属材料、新型先进材料与器件测试、器件可靠性等研究领域。基于在产线测试与科研应用方面的优异表现，FS-Pro 已得到包括高校、科研机构、芯片设计公司、晶圆代工厂和 IDM 龙头企业在内的产学研各界的验证及量产应用，并已在中高端产品领域取得突破，其全面的测试能力在科研学术界受到了广泛关注和认可。

公司的低频噪声测试系统 981X 系列是低频噪声测试领域的黄金标准测试工具，内置功能强大且界面友好的 NoiseProPlus 测量分析软件，不仅提供高精度、高带宽的低频噪声测试分析系统，业界首款商用级交流噪声测试设备，还提供适用于功能晶体管和学术研究的紧凑版低频噪声测试解决方案。9812DX 针对半导体先进工艺制程节点特别是 FinFET 工艺下对低频噪声测试需求“爆炸式”增长的挑战，通过软硬件创新设计，不但可以使典型噪声测试速度提高至一个偏置条件仅需 20s，还可将最高测试电压提高到 200V 从而使得适用应用场景更加广泛。该系统可在短时间内获得更加精确可信的测试数据，另外还可以通过并行测试架构解决方案以及协同 FS-Pro 半导体参数测试系统等方式大幅度的提高测试效率和吞吐量。目前，9812DX 已被众多半导体代工厂所采用，继 9812B/D 后成为低频噪声测试领域新一代的“黄金标准”，被用于 28nm、14nm、10nm、7nm、5nm、3nm 和 2nm 等各工艺节点的先进工艺研发和高端集成电路设计；并行低频噪声测试仪器 M9800 系业界唯一用于量产并行测试的低频噪声系统，可为业界领先代工厂提供高吞吐量并行噪声测试解决方案。

同时，公司即将推出更多型号和能力的测试系统，支撑集成电路的先进工艺研发和大规模量产制造的测试需求。

公司半导体器件特性测试系统各细分产品的特点及应用场景如下：

| 产品名称 | 产品类别 | 产品特点 | 应用场景 |
|---|---|---|---|
| 工艺研究与开发；电路设计制程/器件评估；开关偏置条件下器件机理研究；交流 RTN 特性表征和研究 | 半导体参数测试系统（FS-Pro） | ①一体化设备；单机可采集高精度 IV、CV、脉冲 IV、高速波形和瞬态 IV 采样及 1/f 噪声<br>②功能强大；宽电压电流输出范围、高精度，支持高速采样时域信号采集和任意线性波形生成<br>③广受认可；被众多科研院所、芯片设计公司和代工厂、IDM 公司采用，覆盖国内外百余家客户<br>④模块化架构；支持灵活、可扩展的测试配置 | 参数化测试 |
| 先进工艺质量/工艺评估和品质监控；低频噪声特性测试与噪声数据分析；半导体器件 SPICE 模型库开发；高端集成电路设计和验证 | 低频噪声测试系统（9812DX） | ①简单易用；内置专业 LabExpress 测量控制分析软件，无需复杂编程步骤即可实现数据测量设置、执行和数据分析<br>②源表；可用作 981X 系列内部 SMU 模块，无缝集成到 9812X 噪声测试系统<br>①行业黄金标准；全球半导体行业低频噪声测试“黄金标准”系统<br>②广泛采用；已被众多行业领先半导体公司所采用的标准测试系统<br>③并行测试；经头部客户验证的高精度、高测试吞吐率并行测试能力<br>④宽量程；品圆级高精度和测试带宽，宽电压、宽电流、宽阻抗测量范围<br>⑤系统架构；系统体系架构经行业认可并不断完善，兼具高精度和可靠性<br>⑥覆盖广泛；同时覆盖从 10Ω 到 10MΩ 的高阻抗器件和低阻抗器件测试能力 | |
| 先进电路设计工艺/器件评估；技术开发制程质量评估和监控；半导体器件研究噪声特性表征；SPICE 模型提取噪声特性表征 | 噪声测试 | ①高功耗；多组内建 LNA 放大器，支持极宽的阻抗匹配范围<br>②高速度；典型设备 1/f 噪声，60 秒/偏置<br>③并行测试；与 FS-Pro 半导体参数测试系统搭配，提供一整套并行测试框架解决方案<br>④高成本效益；品质卓越，性价比高<br>⑤宽电压电流输入；最大电压和最大电流值分别为 50V 和 100mA<br>⑥全器件类型；MOSFET、SOI、FinFET、TFT、HV/LDMOS、BJT/HBT、JFET、二极管、电阻、封装集成电路 | |
| 工艺研究与开发；电路设计制程/器件评估；开关偏置条件下器件机理研究；交流 RTN 特性表征和研究 | 动态交流噪声测试系统（9812AC） | ①开创性；首款商用级动态交流噪声测试系统<br>②高精度；采用精密的系统设计，确保测试输出的准确性<br>③先进性；配备尖端技术和算法，支持系统处理各种应用<br>④易用；界面化控制软件，可轻松执行测试任务<br>⑤宽量程；品圆级高精度和测试带宽，宽电压、宽电流、宽阻抗测量范围 | |
| 芯片制造工艺研发、质量评估、品质监控；半导体器件 SPICE 模型开发；电路设计性能优化；半导体物理和材料研究 | 先进低频噪声测试系统（9813DXC） | ①高精度；最高 DC 电流精度；10pA；系统噪声电流精度：<10-27A2/Hz<br>②高速度；典型噪声测试速度提高至一个偏置条件仅需 20s<br>③应用广泛：MOSFET、SOI、FinFET、TFT、HV/LDMOS、BJT/HBT、JFET、Diode、Resistor、Packaged IC 等器件<br>④并行测试；支持高精度、高测试吞吐率并行测试<br>⑤集成化架构；硬件架构硬件架构全新升级，提升系统集成性<br>⑥易于操作；配置触摸屏，直观显示，易于操作 | |

④ 一站式工程服务

公司的一站式工程服务主要是利用自有的 EDA 工具和测试设备，基于自身服务于全球领先集成电路设计和制造公司多年积累的经验和能力，为客户提供完整的 Design Enablement 服务和增值的 EDA 解决方案。公司致力于打造业界领先的工程服务平台，十多年来持续为业界顶级客户提供高品质的工程技术开发、咨询、人才培训等服务，并基于自有的世界一流的晶圆测试实验室和超大规模 EDA 计算中心，为客户提供测试结构设计、晶圆级测试、SPICE 建模、PDK 开发、标准单元库特性化及 IP 开发等一站式设计支持（Design Enablement）工程服务，并根据客户的应用提供相应的 EDA 工具、设计流程和增值的 EDA 解决方案。

目前，公司已经打造出一支由数十名业界专家组成的工程服务团队，并为世界领先的芯片代工厂和设计厂商长期持续提供工程服务，累计成功交付器件模型超过千套、积累了数万小时的晶圆级器件测试经验，并提供覆盖各工艺节点的高品质 PDK 及 IP 开发服务。该等服务与公司其他各类产品相互配合，可组成更为完善、附加值更高的解决方案，一方面充分发挥了其对公司 EDA 软件产品的引流效能，有效拓宽了公司 EDA 软件产品的销售渠道，加快了公司 EDA 软件产品的客户推进和导入进展，从而为公司产品带来新的订单机会。另一方面，亦可促进客户对公司其他产品更为高效的使用，从而进一步增加客户粘性，是公司与国际领先集成电路企业互动的重要窗口。公司一站式工程服务业务的快速提升为公司的 EDA 产品和解决方案的市场推广和客户导入提供了广泛的客户基础和规模化使用的信心，并和公司的 EDA 产品销售及市场推广形成了高效的联动，形成了较好的协同效应。

（二）主要经营模式

公司的主要经营模式具体如下：

1.盈利模式

公司主要盈利模式包括：

（1）向客户授权 EDA 工具而获得软件授权相关收入。EDA 工具授权业务分为固定期限授权和永久期限授权，公司的 EDA 工具授权业务以固定期限授权业务为主，且多为三年期期限授权。

公司对于固定期限授权的 EDA 工具，公司在授权期内持续对售出软件进行版本升级，并向客户提供技术咨询。对于固定期限授权业务，公司在授权期内按照直线法确认收入。

对于永久授权的 EDA 工具，公司向客户提供售出版本软件的永久使用权，并提供一定期间内的版本升级、技术咨询等后续服务，客户可在服务期满后单独购买后续服务。对于软件永久使用权销售以时点法确认收入，对于期间内的版本升级和技术咨询等服务在约定的服务期限内按照直线法确认收入。

（2）向客户销售半导体器件特性测试系统而获得产品销售收入。

（3）向客户提供一站式工程服务而获得服务收入。

2.采购模式

公司采购的主要内容为网络基础设施（如网络带宽、服务器等）和各类硬件模块及相关配件等。具体采购流程包括新建采购申请、技术评估、对比询价、金额审批、协议签署、需求部门验收等。公司采购内容市场供应充足，供应商在具备可选性的同时保持相对稳定，能够满足公司的特定要求，采购渠道通畅。

3.研发模式

公司研发团队根据市场和客户需求确定产品和技术研发方向，设定目标并开展研发工作，具体流程如下图：

预研
立项
研发
测试
验证及发布
跟踪